

文章编号: 1000-7032(2019)03-0334-06

衬底温度对共蒸发法制备 $\text{Cu}_2\text{ZnSnSe}_4$ 太阳能电池的影响

孙 顶^{1,2*}, 李玉丽¹, 王凌群¹, 张玉红¹,
刘 航¹, 郭秀娟¹, 迟耀丹¹, 张 力²

(1. 吉林建筑大学 电气与计算机学院, 吉林 长春 130118; 2. 南开大学 光电子薄膜器件与技术研究所, 天津 300071)

摘要: 采用共蒸发法在不同衬底温度下沉积 $\text{Cu}_2\text{ZnSnSe}_4$ (简称 CZTSe) 薄膜, 分析了衬底温度对 CZTSe 材料性质及电池性能的影响。研究表明: 当衬底温度较低时 (380 °C), CZTSe 薄膜中含有 SnSe_x 使电池失效; 随着衬底温度的升高, CZTSe 薄膜的结晶质量明显提升, 电池开路电压增加。但当衬底温度达到 460 °C 时, 电池的转换效率反而下降; 结合 CZTSe 的生长机理及器件模型分析了电池效率下降可能的原因。最终在衬底温度 420 °C 的条件下制备出效率为 3.12% (有效面积 0.34 cm²) 的 CZTSe 太阳能电池。

关键词: 太阳能电池; 铜锌锡硒; 共蒸发; 温度

中图分类号: O482.31; TB34

文献标识码: A

DOI: 10.3788/fgxb20194003.0334

Influence of Substrate Temperature on $\text{Cu}_2\text{ZnSnSe}_4$ Thin Film Solar Cells Fabricated by Co-evaporation Process

SUN Ding^{1,2*}, LI Yu-li¹, WANG Ling-qun¹, ZHANG Yu-hong¹,
LIU Hang¹, GUO Xiu-juan¹, CHI Yao-dan¹, ZHANG Li²

(1. School of Electrical and Computer Engineering, Jilin Jianzhu University, Changchun 130118, China;

2. Institute of Photo Electronics Thin Film Devices and Technology, Nankai University, Tianjin 300071, China)

* Corresponding Author, E-mail: nksunding@hotmail.com

Abstract: Substrate temperature has very important influences on the performance of $\text{Cu}_2\text{ZnSnSe}_4$ (CZTSe) thin film solar cells. In this paper, CZTSe absorbers and solar cells prepared by co-evaporation process at different substrate temperatures are investigated. XRD results show additional reflections of SnSe_x of films deposited at substrate temperature (380 °C). SEM measurements reveal that the quality of crystallization of CZTSe films improves with increasing substrate temperatures; meanwhile the open circuit voltage increases due to decreased grain-boundary recombination. However, *J-V* tests show that the efficiency of CZTSe solar cells fabricated at 460 °C is lower. The reason might be that CZTSe film growth starts with the formation of ZnSe at higher substrate temperature (460 °C). And the ZnSe could form a barrier at the back contact which could reduce the short circuit current and fill factor. The best solar cell with an efficiency of 3.12% is obtained at medium substrate temperature of 420 °C (active area 0.34 cm²).

Key words: solar cells; CZTSe; co-evaporation; temperature

收稿日期: 2018-05-21; 修订日期: 2018-10-16

基金项目: 国家自然科学基金(61705077); 吉林省教育厅"十三五"科学技术项目(JJKH20180591KJ)资助

Supported by National Natural Science Foundation of China(61705077); Science and Technology Project of The 13th Five-year Plan of Jilin Provincial Department of Education(JJKH20180591KJ)

1 引 言

$\text{Cu}(\text{InGa})\text{Se}_2$ (CIGS) 太阳电池由于具有性能稳定、光电转换效率高等优点, 目前已成为最有前景的薄膜太阳电池之一。但该器件需要使用的贵金属 In 的地球储量较少, 而且其中大部分都用于平板显示工业中透明导电膜的制备, 因此 CIGS 电池预计最大的年产量大约为 100 GW^[1]。

锌黄锡矿结构化合物 $\text{Cu}_2\text{ZnSnSe}_4$ (CZTSe) 与黄铜矿结构的 CIGS 具有一定的相似性, 且具有较高的光吸收系数 (10^4 cm^{-1}), 目前转换效率已达到 12.6%^[2]; 并且由于贵金属元素 In 与 Ga 被廉价的 Zn 与 Sn 替换, 因此 CZTSe 太阳电池具有制造成本低的优势, 成为了近几年的研究热点。虽然最高效率的 CIGS 电池是采用共蒸发而非后硒化工艺制备的^[3], 但目前对共蒸发法制备 CZTSe 薄膜的研究还相对较少^[4-6]。主要原因之一是 CZTSe 在高温下不稳定容易分解^[7], 而由于共蒸发法制备 CZTSe 过程中的 Se 压没有后硒化法的 Se 压高, 加大了高温下使用共蒸发法制备稳定 CZTSe 薄膜的难度。本文针对这一问题, 就衬底温度对共蒸发法制备 CZTSe 薄膜及器件性能的影响展开研究。

2 实 验

采用射频溅射工艺在钠钙玻璃上制备钼电极 (约 1 μm)。共蒸发工艺沉积 CZTSe 薄膜, 通过调控 Cu、Zn、Sn、Se 4 个蒸发源的蒸发温度调整 CZTSe 薄膜的组分; 沉积过程中衬底温度通过热偶与玻璃衬底的背面接触进行测试, 并控制在 380 ~ 460 $^\circ\text{C}$ 的范围内; 薄膜生长的本底真空度低于 $6 \times 10^{-5} \text{ Pa}$ 。化学水浴法在 CZTSe 薄膜上制备 CdS 缓冲层 (约 50 nm)。MOCVD 工艺沉积 100 nm 本征氧化锌和 1 000 nm 的硼掺杂氧化锌双层窗口层。蒸发工艺制备铝栅线电极, 最终的电池结构为 SLG/Mo/CZTSe/CdS/i-ZnO/ZnO: B/Al^[8]。

薄膜的晶相结构通过 X 射线衍射仪 (XRD) (Rigaku, ATX-XRD) 进行分析。薄膜的表面形貌通过扫描电子显微镜 (SEM) (JSM 6700F) 观察。能量色散 X 射线光谱仪 (EDS) (JSM 6700F) 分析薄膜的组分。量子效率分析系统 (QEX10) 测试器件的外量子效率。利用单晶 Si 标准电池校准的太阳光模拟器 (WXS-156S-L2) 在标准光强下

(100 mW/cm^2 , 25 $^\circ\text{C}$) 测试电池的 I - V 曲线。

3 结果与讨论

3.1 衬底温度对 CZTSe 薄膜性质的影响

图 1 为不同衬底温度条件下制备薄膜的 XRD 衍射谱。从图中可以看出, 低衬底温度下 (380 $^\circ\text{C}$) 制备的薄膜存在明显的 SnSe 和 SnSe_2 相, 这主要是由于衬底温度较低, SnSe_x 挥发性降低而残留在薄膜中。随着衬底温度的升高, 二元相 SnSe 和 SnSe_2 在图谱中消失, 高衬底温度下制备薄膜的衍射峰都与 CZTSe 对应^[9]。

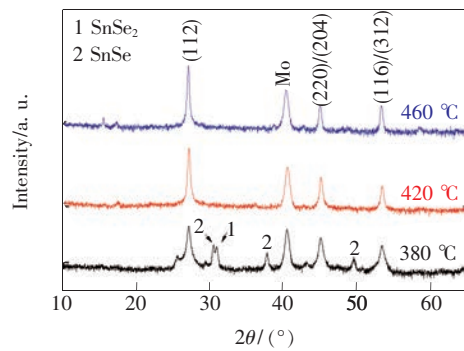


图 1 不同衬底温度制备的 CZTSe 薄膜的 XRD 谱
Fig. 1 XRD patterns of CZTSe films deposited at different substrate temperatures

图 2 为不同衬底温度条件下制备薄膜的表面形貌图。从图中可以看到, 衬底温度为 380 $^\circ\text{C}$ 条件下沉积的薄膜表面是一些细小的颗粒; 当衬底温度升高到 420 $^\circ\text{C}$ 时, 薄膜的结晶质量明显变好; 衬底温度达到 460 $^\circ\text{C}$ 时, 制备的薄膜的晶粒尺寸明显增大。随着衬底温度的升高, 原子的迁移率增强, 提高了薄膜的结晶质量。

图 3 分析了衬底温度对 CZTSe 薄膜组分的影响。研究发现, 衬底温度的变化主要影响薄膜中 Cu 和 Sn 两种元素的含量。从图中可以看到, 随着衬底温度的升高, 薄膜中 Cu 元素的含量升高而 Sn 元素含量下降, Cu 和 Sn 含量的比例几乎随温度升高而线性增加。这主要是由于随着衬底温度的升高, 二元化合物 SnSe_x 的挥发性增强, 使得 Sn 在高温下难以进入薄膜中^[10]; 而 Cu_xSe_y 的蒸发温度非常高, 所以衬底温度升高不会减少 Cu 的含量。图 3 中 Cu 含量的升高主要是由于 Sn 含量的相对百分比减少造成的。单质 Zn 挥发性较强, 但沉积到衬底的 Zn 与 Se 反应生成的二元化合物 ZnSe 的挥发性则较小, 所以衬底温度的升高

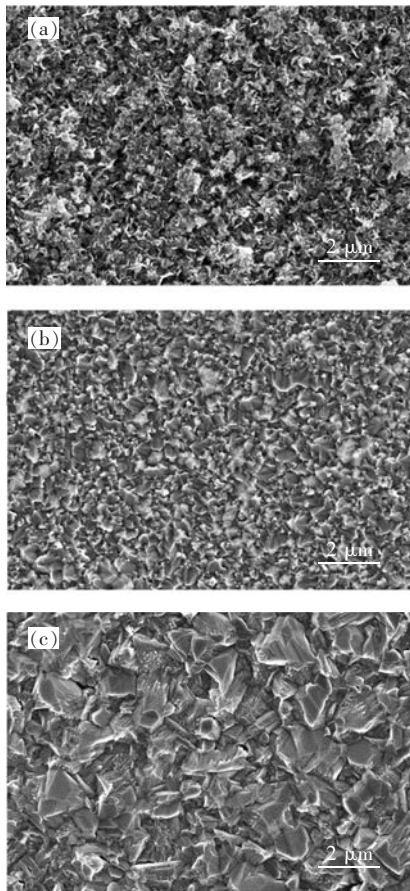


图 2 不同衬底温度制备的 CZTSe 薄膜的表面形貌。(a) 380 °C; (b) 420 °C; (c) 480 °C。

Fig. 2 SEM images of CZTSe films deposited at different substrate temperatures. (a) 380 °C. (b) 420 °C. (c) 480 °C.

可以使 Zn 进入薄膜的几率略有下降,但随着 Sn 含量的相对减少,Zn 在薄膜中的相对百分比几乎不变;而 Se 作为非金属元素,比例基本在 50% 左右,故 Zn 和 Se 含量的百分比未在图中列出。

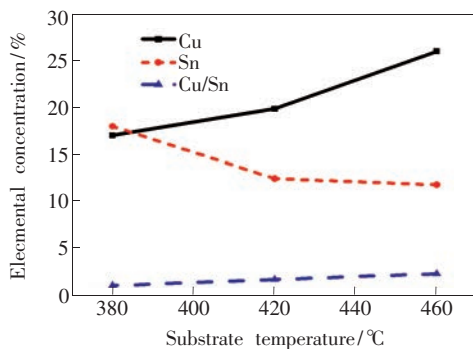


图 3 衬底温度对 CZTSe 薄膜组分的影响

Fig. 3 Effect of substrate temperature on the compositions of CZTSe films

3.2 衬底温度对 CZTSe 电池性能的影响

衬底温度为 380 °C 条件下制备的 CZTSe 薄膜由于含有二元化合物 SnSe 和 SnSe₂ 而使电池失效。在衬底温度为 460 °C 的条件下,通过降低 Cu 蒸发温度并延长沉积时间的方法,制备出与 420 °C 相同组分及厚度的 CZTSe 薄膜(约 1 μm)。最终得到的电池 *J-V* 曲线如图 4 所示。

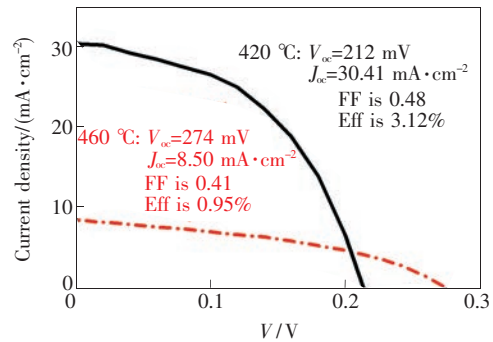


图 4 不同衬底温度制备的 CZTSe 电池的 *J-V* 曲线

Fig. 4 *J-V* characteristics of the CZTSe-based solar cells fabricated at different substrate temperatures

通过对比发现,衬底温度 460 °C 条件下制备电池的开路电压有明显提高,但填充因子略有下降,而短路电流密度明显降低。开路电压增大主要是由于衬底温度升高提高了薄膜的结晶质量,随着晶界的减少载流子的复合几率降低。

量子效率测试表明,衬底温度 460 °C 制备的电池在整个波长范围内响应都较低,如图 5 所示。造成这种现象的可能原因之一是器件中产生了影响空穴收集的势垒。

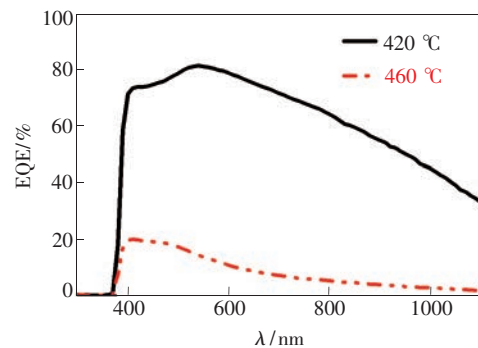


图 5 不同衬底温度制备的 CZTSe 电池的量子效率曲线

Fig. 5 EQE curves of the CZTSe solar cells fabricated at different substrate temperatures

对不同衬底温度制备的 CZTSe 电池进行光、暗 *J-V* 特性测试,如图 6 所示。高衬底温度制备电池的暗光 *J-V* 曲线发生了交叉,这也说明背电极存在势

垒的可能性,并且是器件填充因子下降的原因之一。

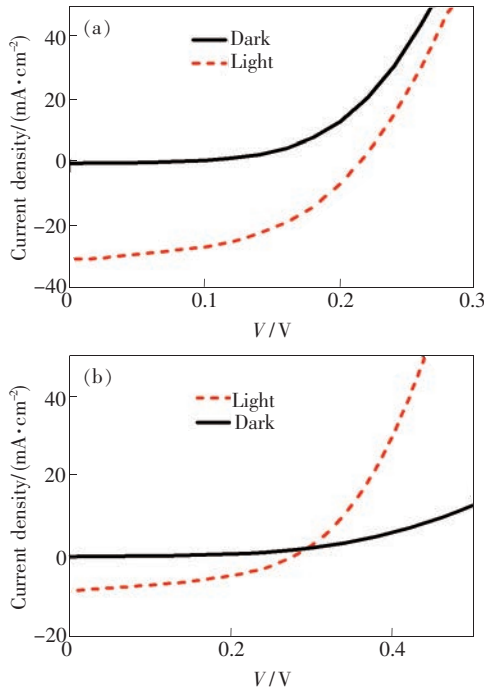


图 6 不同衬底温度制备的 CZTSe 电池的光暗 J - V 曲线 (a)420 °C ;(b)460 °C 。

Fig. 6 Dark and white light J - V curves for CZTSe solar cells fabricated at different substrate temperatures. (a) 420 °C. (b) 460 °C.

3.3 器件模型

图 7 为存在背电极势垒的 CZTSe 电池的能带示意图,假定 Mo 与 CZTSe 交界处坐标为 $x=0$ 。由于势垒的存在将导致背电极处复合电流增大,并使光暗曲线产生交叉。

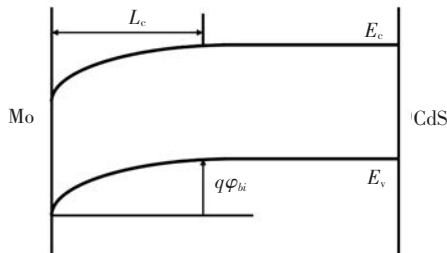


图 7 存在背电极势垒的 CZTSe 电池能带示意图

Fig. 7 Band diagram of a CZTSe solar cell with back contact barrier

首先忽略背电极处空间电荷区内的载流子复合,则电子电流 $J_n(x)$ 在吸收层恒定,并可用输运方程(1)进行描述:

$$J_n(x) = qD_n N_c \cdot \exp\left[-\frac{E_c(x)}{kT}\right] \cdot \frac{d}{dx} \exp\left[\frac{E_{Fn}(x)}{kT}\right], \quad (1)$$

其中 D_n 为电子扩散系数, N_c 为导带有效态密度, $E_c(x)$ 为在 x 处的导带能量。经典的界面复合边界条件通常用公式(2)描述:

$$J_n(L_c) = J_n(0) = qS_n(n(0) - n_0), \quad (2)$$

S_n 为表面电子的复合速率, $n(0)$ 为 $x=0$ 处的电子浓度, n_0 为 $x=0$ 处的平衡电子浓度。电子电流的计算借鉴肖特基势垒多子电流的计算方法^[11], 即对方程(1)在 $x=0$ 和 $x=L_c$ 的范围内积分, 并利用边界条件(2)得到:

$$J_n(L_c) = qS_n \frac{n_i^2}{N_A} \cdot \frac{\exp\left[\frac{qV_j}{kT}\right] - \exp\left[-\frac{qV_c}{kT}\right]}{\frac{S_n L_d}{D_n} + \exp\left[\frac{-q(\varphi_{bi} + V_c)}{kT}\right]}, \quad (3)$$

其中 $L_d = \sqrt{\pi \epsilon_s kT / 2q^2 N_A}$ 中与德拜长度成正比, ϵ_s 为 CZTSe 的相对介电常数, N_A 为 CZTSe 的受主浓度, n_i 为 CZTSe 的本征载流子浓度, V_j 为 CZTSe 与缓冲层 CdS 构 PN 结上的压降, V_c 为背电极附近反向结的压降。

对于真实材料的参数,当 $q\varphi_{bi}$ 的值足够大时,公式(3)中分母的第二项可以省略并只保留 S_n 项,最终简化为:

$$J_n(L_c) = q \frac{D_n n_i^2}{L_d N_A} \cdot \left(\exp\left[\frac{qV_j}{kT}\right] - \exp\left[-\frac{qV_c}{kT}\right] \right), \quad (4)$$

其中 V_j 的饱和值与光电流的存在与否有关,并可分别用公式(5)和(6)表示^[12]:

$$V_{\text{sdark}} \approx \frac{nkT}{q} \cdot \ln\left(\frac{J_c}{J_s}\right), \quad (5)$$

$$V_{\text{light}} \approx V_{\text{sdark}} + \frac{nkT}{q} \cdot \ln\left(1 + \frac{J_L}{J_c}\right), \quad (6)$$

由公式(5)、(6)可知在光照条件下 V_j 的值比暗态下高。并且在 PN 结较大正向偏压下,界面电子复合电流 $J_n(L_c)$ 饱和且数值在光照条件下比暗态下高(在较大正向偏压下,公式(4)中的项在较大的正向偏压下可忽略),而空穴电流饱和值 $J_p(L_c)$ 可用公式(7)表示^[13],其饱和值为 J_c 与光照无关。

$$J_p(L_c) = -J_c \cdot \left(\exp\left[-\frac{qV_c}{kT}\right] - 1 \right), \quad (7)$$

这意味着总电流在光照条件下达到饱和值比暗态下更高,而这可能会导致图 6(b) 中所显示的光暗曲线交叉现象。在短路状态下,光电流正向流过背

电极附近的势垒,势垒可等效成电阻。且理想状态下,器件在最高功率点和短路状态下的电流差别不会过大,因此势垒仍可等效成电阻,串联电阻对填充因子(K)的影响可以用经典公式描述:

$$K \approx K_0 \left(1 - \frac{I_{sc}}{V_{oc}} R_s \right), \quad (8)$$

串联电阻的存在可以导致填充因子减小,这也与图 4 的实验结果一致。ZnSe 的禁带宽度比 CZTSe 宽,并且可以形成弱 N 型^[14]。所以衬底温度 460 °C 条件下制备电池所产生的问题可能与背电极附近产生的 ZnSe 有关,下面从蒸发法制备 CZTSe 薄膜生长机理讨论 ZnSe 产生的原因。

在衬底温度较低的条件(420 °C),Cu、Zn、Sn、Se 四种元素可直接在衬底上反应生成 CZTSe 薄膜。而当衬底温度较高时(460 °C),初始阶段 SnSe_x 很难在高温衬底上附着进而参与反应,生成的是稳定的二元化合物 Cu_xSe_y 和 ZnSe。由于 Cu 原子的迁移能力强^[15],随着蒸发的进行,薄膜底层的 Cu 扩散至表面与 Sn 和 Se 反应生成三元化合物 Cu₂SnSe₃ 作为中间化合物^[16],进而与表面

蒸发的 Zn 和 Se 反应生成 CZTSe。但 Zn 原子扩散能力较弱,导致初始阶段的 ZnSe 以二元化合物的状态留在背电极附近。

4 结 论

本文研究了衬底温度对共蒸发法制备 CZTSe 薄膜材料性质及电池性能的影响,得出如下结论:

(1) 衬底温度 380 °C 条件下,SnSe_x 的挥发性不强;XRD 测试发现制备的 CZTSe 薄膜中含有二元锡化物使电池失效。

(2) 衬底温度升高到 420 °C 时,二元锡化物的挥发性增强并从薄膜中消失。SEM 测试发现薄膜的结晶质量随温度升高而提高,电池的开路电压由于晶界的减少而增大。

(3) 当衬底温度升高到 460 °C 时,电池的开路电压继续提高但短路电流密度及填充因子下降,这可能与高衬底温度制备 CZTSe 薄膜初始阶段产生的 ZnSe 有关。

(4) 在高衬底温度下优化 CZTSe 薄膜沉积工艺将是进一步提高蒸发法制备 CZTSe 太阳电池转换效率的关键。

参 考 文 献:

- [1] CANDELISE C, WINSKEL M, GROSS R. Implications for CdTe and CIGS technologies production costs of indium and tellurium scarcity [J]. *Prog. Photovolt: Res. Appl.*, 2012, 20(6):816-831.
- [2] WANG W, WINKLER M T, GUNAWAN O, et al. Device characteristics of CZTSSe thin-film solar cells with 12.6% efficiency [J]. *Adv. Energy Mater.*, 2014, 4(7):1301465-1-5.
- [3] JACKSON P, WUERZ R, HARISKOS D, et al. Effects of heavy alkali elements in Cu(In,Ga)Se₂ solar cells with efficiencies up to 22.6% [J]. *Phys. Status Solidi-Rapid Res. Lett.*, 2016, 10(8):583-586.
- [4] REPINS I, BEALL C, VORA N, et al. Co-evaporated Cu₂ZnSnSe₄ films and devices [J]. *Sol. Energy Mater. Sol. Cells*, 2012, 101:154-159.
- [5] SUN D, XU S Z, ZHANG L, et al. Influence of selenium evaporation temperature on the structure of Cu₂ZnSnSe₄ thin film deposited by a co-evaporation process [J]. *J. Semicond.*, 2015, 36(4):044009-1-4.
- [6] SUN D, GE Y, XU S Z, et al. Improvement of the open circuit voltage of CZTSe thin-film solar cells by surface sulfurization using SnS [J]. *Chin. Phys. Lett.*, 2015, 32(12):128401-1-3.
- [7] REDINGER A, BERG D M, DALE P J, et al. The consequences of kesterite equilibria for efficient solar cells [J]. *J. Am. Chem. Soc.*, 2011, 133(10):3320-3323.
- [8] KUSHIYA K, TANAKA Y, HAKUMA H, et al. Interface control to enhance the fill factor over 0.70 in a large-area CIS-based thin-film PV technology [J]. *Thin Solid Films*, 2009, 517(7):2108-2110.
- [9] VORA N, BLACKBURN J, REPINS I, et al. Phase identification and control of thin films deposited by co-evaporation of elemental Cu, Zn, Sn, and Se [J]. *J. Vac. Sci. Technol. A*, 2012, 30(5):051201.
- [10] WEBER A, MAINZ R, SHOCK H W. On the Sn loss from thin films of the material system Cu-Zn-Sn-S in high vacuum [J]. *J. Appl. Phys.*, 2010, 107(1):013516-1-6.
- [11] RHODERICK E H. *Metal-semiconductor Contacts* [M]. Oxford: Clarendon Press, 1978.

- [12] NIEMEGEREERS A, BURGELMAN M. Effects of the Au/CdTe back contact on IV and CV characteristics of Au/CdTe/CdS/TCO solar cells [J]. *J. Appl. Phys.*, 1997, 81(6):2881-2886.
- [13] SZE S. *Physics of Semiconductor Devices* [M]. New York: Wiley Press, 1969.
- [14] OHKAWA K, UENO A, MITSUYU T. Molecular-beam epitaxial growth of p- and n-type ZnSe homoepitaxial layers [J]. *J. Cryst. Growth*, 1992, 117(1-4):375-384.
- [15] HERBERHOLZ R, RAU U, SCHOCK H W, *et al.*. Phase segregation, Cu migration and junction formation in $\text{Cu}(\text{In}, \text{Ga})\text{Se}_2$ [J]. *J. Appl. Phys.*, 1999, 6(2):131-139.
- [16] HERGERT F, HOCK R. Predicted formation reactions for the solid-state syntheses of the semiconductor materials Cu_2SnX_3 and $\text{Cu}_2\text{ZnSnX}_4$ ($X = \text{S}, \text{Se}$) starting from binary chalcogenides [J]. *Thin Solid Films*, 2007, 515(15):5953-5956.



孙顶(1983 -), 男, 辽宁铁岭人, 博士, 讲师, 2015 年于南开大学获得博士学位, 主要从事化合物太阳能电池方面的研究。

E-mail: nksunding@hotmail.com